

准教授・大川 猛

半導体・デジタル研究教育機構 半導体部門 応用分野

▶ 研究内容

【技術紹介】

◆ ロボット応用のためのFPGA設計技術

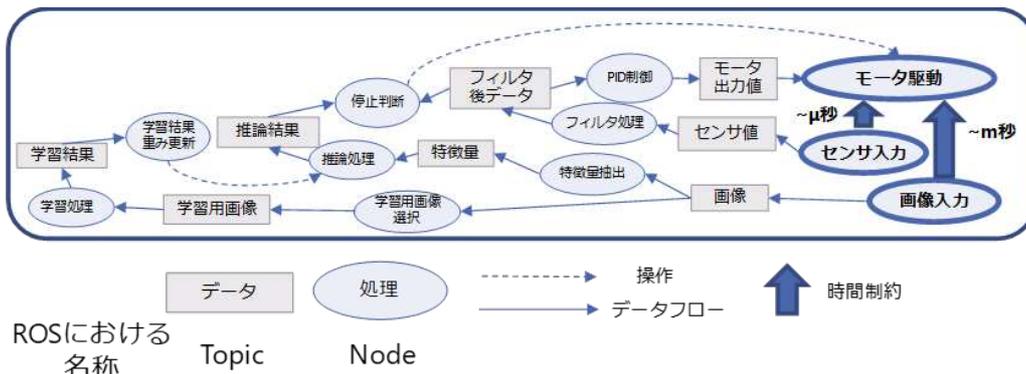


【背景】FPGA (Field Programmable Gate Array)は、アプリケーションに特化した最適な並列処理により高性能・低遅延・高エネルギー効率の処理が可能

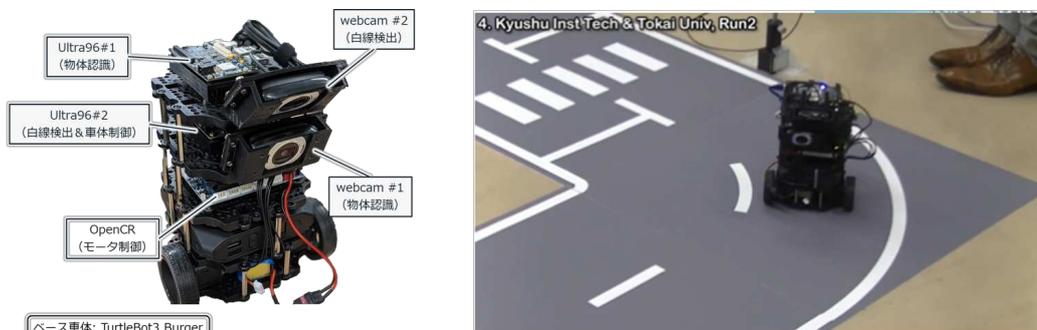
【課題】設計が困難 (特にソフトからFPGAを扱うための協調処理)

【アプローチ】ROS (Robot Operating System)の考え方に基づくFPGA操作  
 → Publish/Subscribe通信によるソフト・FPGA間の通信を自動生成

FPGAのエキスパートが作った回路を、ソフトウェアから自由に使えるようになる  
 → ROS処理モデルからの自動生成により、複雑な知的ロボットへのFPGA導入を支援



モデル駆動によるソフトウェア・ハードウェア (FPGA) 協調システム設計技術 → ROS処理モデルからのFPGA実装生成



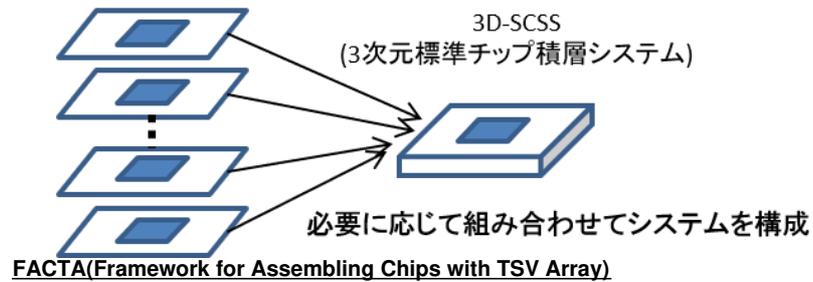
ROS2-FPGAノードの自動生成による自動運転ロボットカー (国際会議FPT 2022におけるFPGAデザインコンテスト優勝)

◆ ロボット応用のためのFPGA設計技術 システムレベルエミュレータ構築技術

TSV: Through Silicon Viaを用いたチップ間接続を用いた半導体チップ組み合わせによる高機能な3次元積層LSIシステム (FACTA) を提案。

- 少量多品種を低コスト化
  - 3次元積層LSIの製造前にシステム全体の機能・性能を知るエミュレータ技術を開発中
- アプリケーション動作時の機能・性能・発熱をエミュレーション (模擬)

チップ構成例)  
・イメージセンサ  
・プロセッサ  
・メモリ  
・無線通信



4枚のFPGA基板により構築した簡易版三次元積層LSIシステムエミュレータ (開発中)

#### ▶ 提供できる技術

・HW / SW協調FPGA設計技術 (画像処理、高位合成、通信)  
・ROS準拠FPGAコンポーネント技術 (ROS2-FPGAノード自動生成ツールFOrEST) ・三次元積層LSIシステムエミュレータ (開発中)

#### ▶ 特許

・FPGA設計技術 (FPGAによるROSコンポーネント技術) (特許第7049641号, 通信デバイス、情報通信端末装置及び通信方法) ・三次元集積LSI設計技術 (TSV (Through Silicon Via) によるチップ間通信技術) (特許第6680454号, LSIチップ積層システム)

#### ▶ 関連リンク

夢ナビ「ソフトウェア開発を容易にする半導体チップ回路の部品化」

#### ▶ キーワード

FPGA ROS ロボット 三次元積層LSI 設計技術 総合領域 計算基盤 計算機システム

《ご連絡先》 コーディネータ 中井 真澄 TEL 096-342-3966 FAX:096-342-3300 mail:m-nakai@jimu.kumamoto-u.ac.jp