

研究開発戦略本部 ベンチャービジネスラボラトリー平面図

半導体関連改修(半導体関連
の研究者のみ入居可能)

6階平面図

階段		共通測定室 【光学】	共通測定室 【エレクトロニクス】		階段
		604 46㎡	605 48㎡		
		廊下			
		半導体先端研究クリーンルーム			
		601 187㎡	13/26 R9.3.31まで		

5階平面図

階段		半導体ドライプロセス実験室A	半導体ドライプロセス実験室B		階段
		506 70㎡	508 29㎡		
		廊下			
プロジェクトルームA	センサ・新素子実験室	生体計測機能素子開発室	原子分光分析室	プロジェクトルームB	
501 45㎡	502 48㎡	503 48㎡	504 23㎡	505 24㎡	R9.3.31まで

4階平面図

階段		デジタル実験室	高速情報・通信システム開発室		階段
		405 44.5㎡	406 48㎡		
		廊下			
連携研究室A	連携研究室B	共同研究室	特別研究員・大学院生研究室	大学院生研究室	
401-1 23㎡	401-2 24㎡	402 46㎡	403 48㎡	404 48㎡	R10.3.31まで

今回募集する研究開発室

今回募集する研究開発室（半導体関連用途に限定）