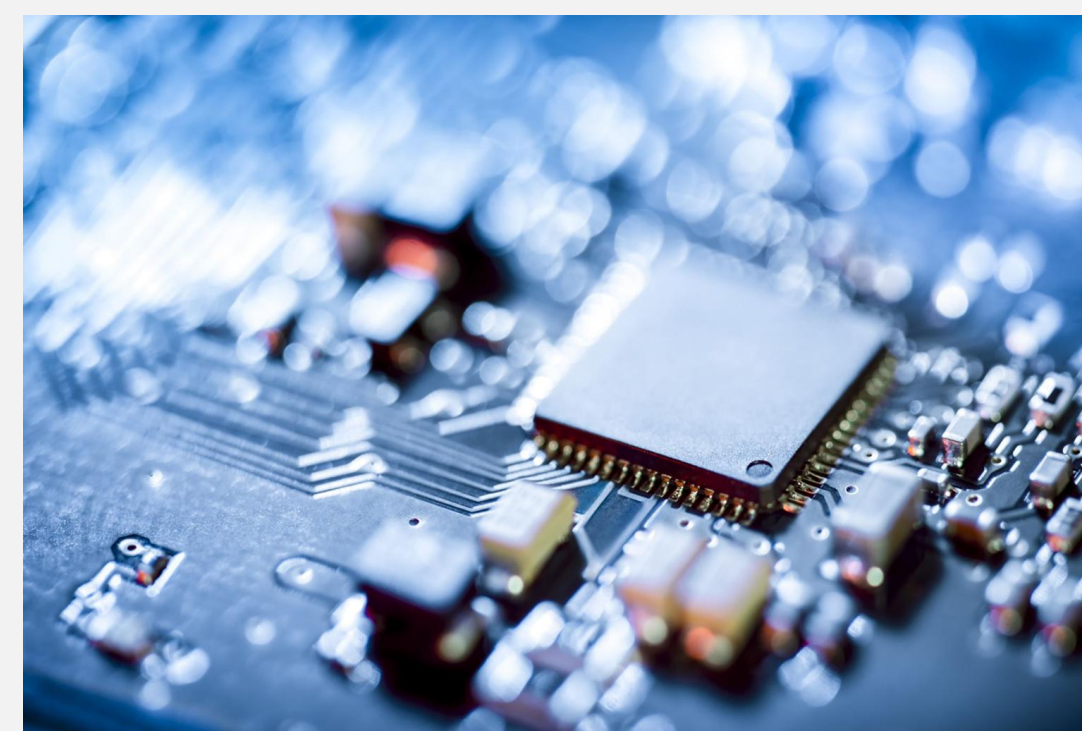


独自eFPGA IPで実現する 製造後に進化するASIC/SoC

基礎知識

ロジックLSI

自動車やスマートフォン等に入っている制御回路等に用いる半導体チップ



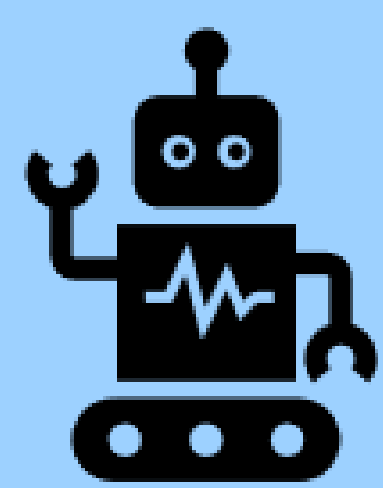
ASIC (Application-Specific Integrated Circuit)

特定用途向けのLSI
ゲーム用やカメラ用など目的を決めて専用に設計するため**高速・低消費電力**

FPGA (Field Programmable Gate Array)

汎用向けのLSI
配線や論理要素に柔軟性を持って設計するため回路を自由に**再構成**できる

eFPGAの使用用途例



・AIアクセラレータ

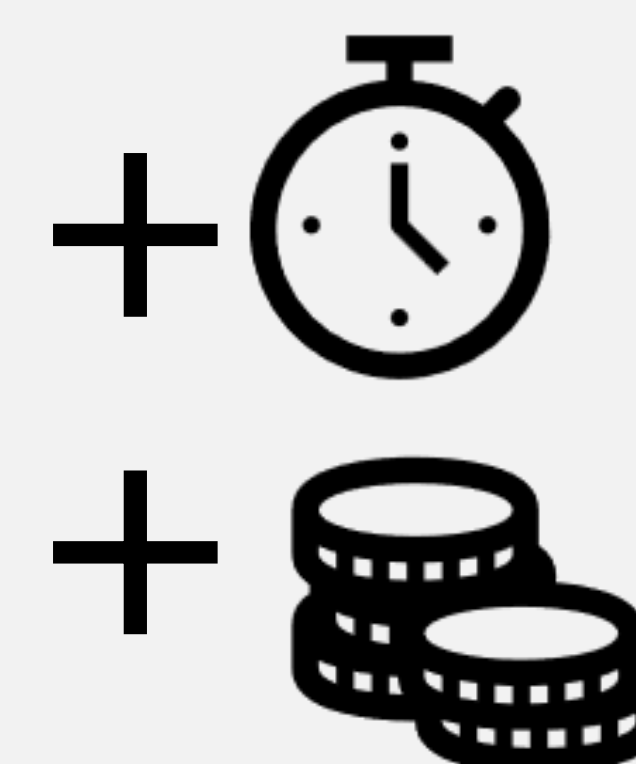
ASIC: AI推論を高速に実行
eFPGA: AIモデルや前処理を後から更新

・自動車

ASIC: 画像認識・制御処理
eFPGA: 通信規格や機能を更新

研究背景

ASICは製造後に作り直せない
設計ミスや仕様変更により
莫大な追加費用と時間がかかる



eFPGA(embedded FPGA)

ASICにFPGA(書き換え可能領域)を組み込む

“ASICの性能 × FPGAの柔軟性”



課題: 再構成可能な回路を搭載するため
ASIC単体より面積が大きくなる

➡ **チップコスト・消費電力が増加**

研究の目的

高性能なeFPGAを小面積で実現し、
搭載ASICのNREコストを削減する

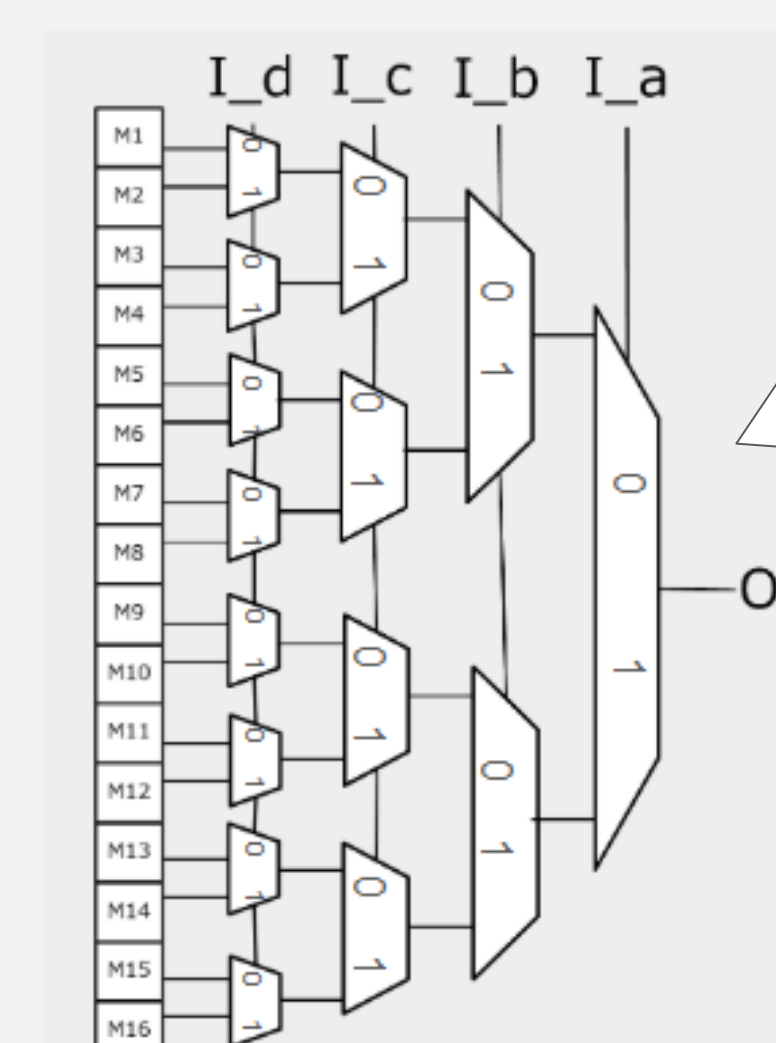
技術の紹介

本研究室では、eFPGAの小面積化を実現するための技術の研究を行う

独自小面積論理セル

PAE(Programmable AND Element)セル

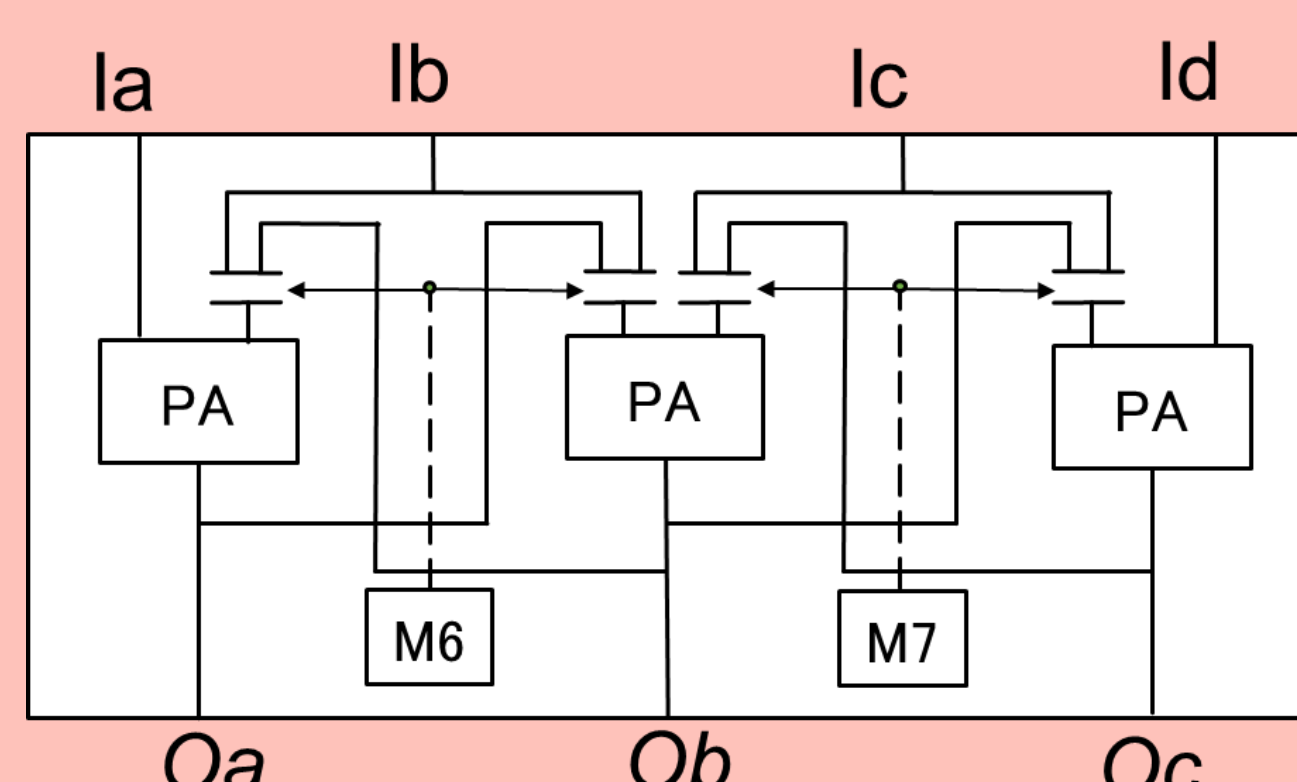
論理セル: 論理演算を行う基本ブロック



従来のFPGA論理セル: LUT(Look Up Table)
2の入力数乗bitの任意の論理を表現可能

eFPGAで使用する際に
面積が問題になる

LUTと同等の論理表現能力を持つ小面積なPAE



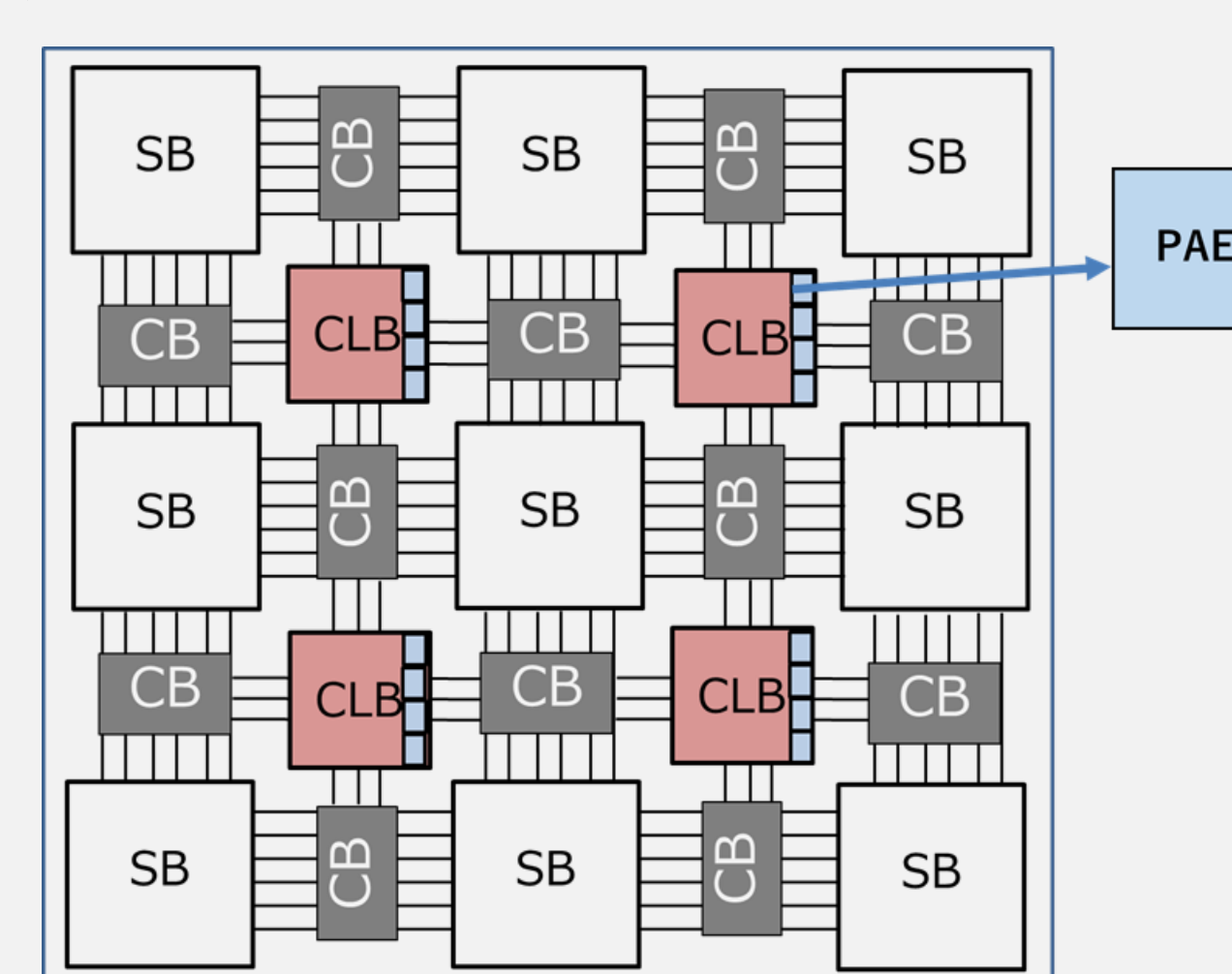
1セル当たりの
構成メモリ数
50%減

独自配線構造

非アイランドスタイル構造 (用途に応じた配線構造)

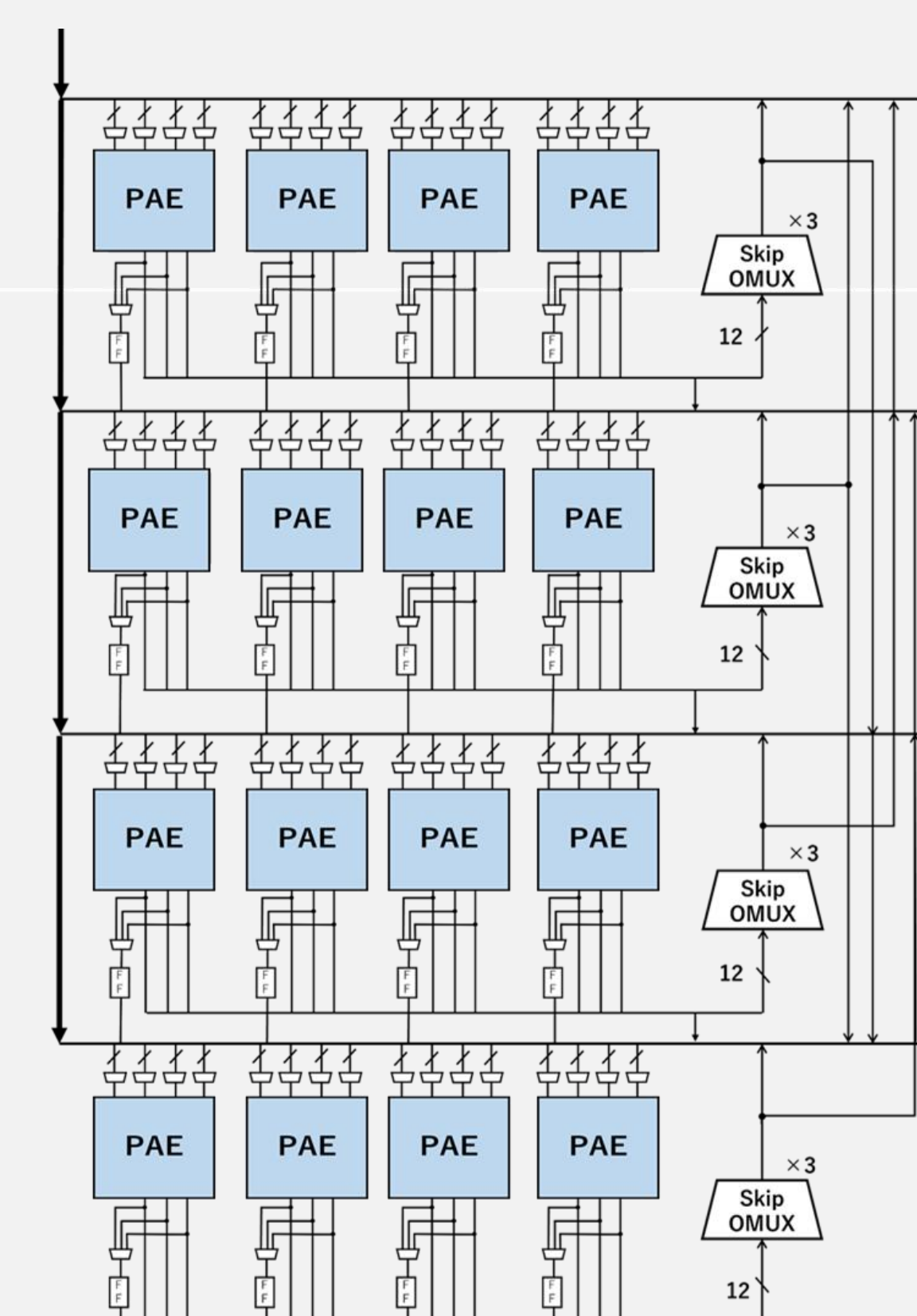
従来のFPGA配線構造: アイランドスタイル
配線同士を島状に柔軟に接続した構造

➡ 多出力PAEでは接続点が増え、SB/CBが大規模化



SB: スイッチブロック
CB: コネクションブロック
CLB: クラスタ

配置配線可能性を保ちながら
省配線化した構造



配線資源を削減し、eFPGAを小面積化

従来研究との比較

従来技術より優れている点

小面積

- ・PAE
構成メモリ数と論理セル数の削減
- ・非アイランドスタイル
配線資源を削減

論理部と配線部の小面積化

設計技術

- ・独自セル・配線の性能を引き出す
アルゴリズム/EDA(Electronic
Design Automation)ツールの開発

最適化EDAツール

テスト技術も重要な
ので鋭意研究中！

EDAツールの重要性

半導体やLSI、FPGAなどの電子回路を
設計・最適化・検証するためのソフトウェア

PAEセルや非アイランドスタイルなど
アーキテクチャの最適化

既存EDAでは十分に最適化できない

本来の性能を発揮できない

EDAツールの開発が必要

評価方法

シミュレーションにより評価(現在、最初の評価用実チップを作成中)

比較対象:従来eFPGA(LUT・アイランドスタイル)

ベンチマーク:MCNCベンチマーク回路・EPFLベンチマーク回路

評価指標:面積・速度・消費電力

評価指標	現状値	目標値
面積	0.4倍(シミュレーション)	0.1倍(実機)
速度	1.4倍(シミュレーション)	2.0倍(実機)
消費電力	0.35倍(概算)	0.2倍(実機)

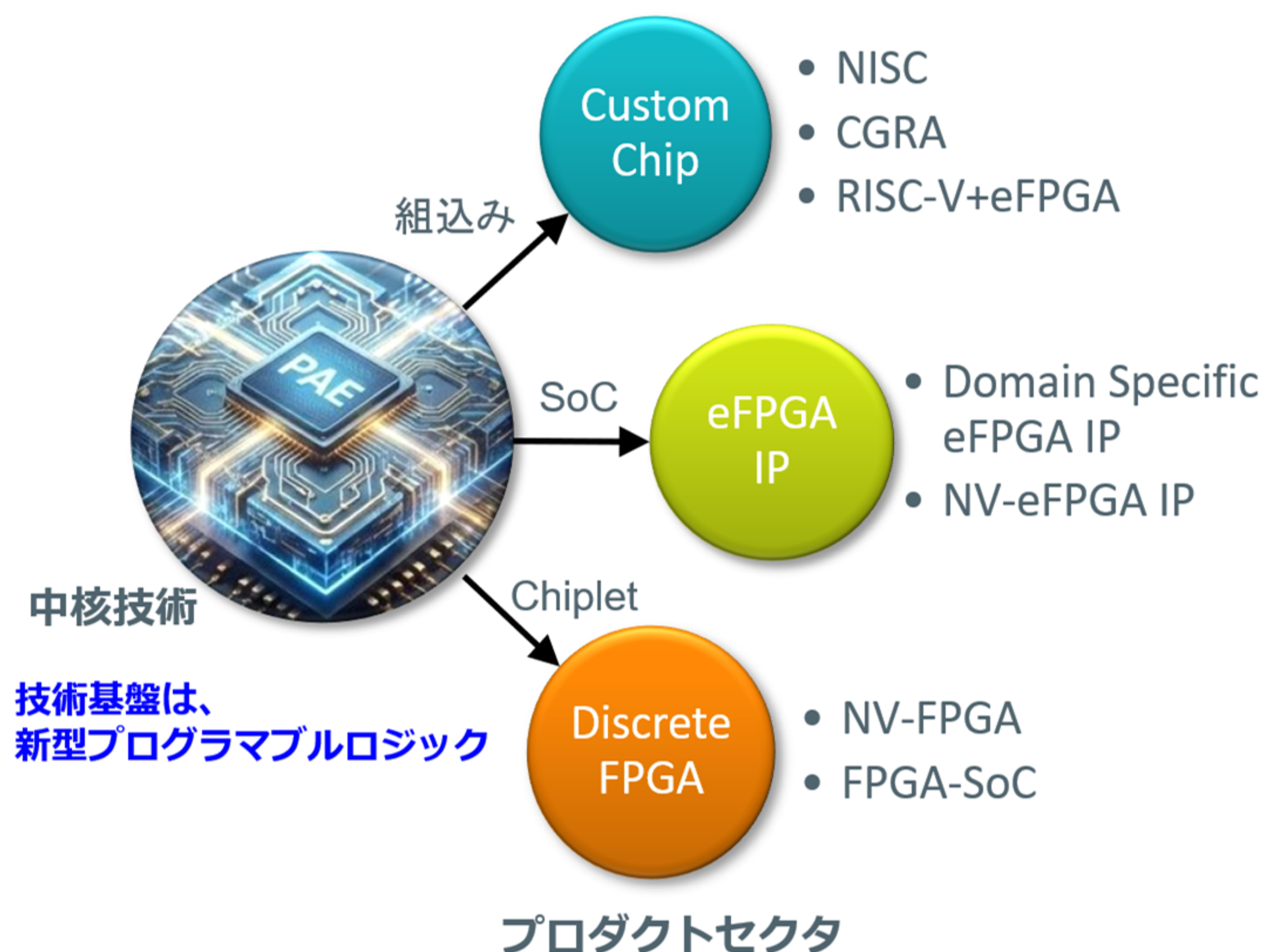
社会的貢献

小面積・高性能なeFPGAの実現
→ ASICへの組込みが容易

開発期間・開発コストの削減
→ 製品開発の効率化

AI・車載・医療・IoT・宇宙機器などへの応用
→ 高性能・低消費電力なシステムを実現

今後の事業計画



Custom Chip カスタムLSI事業 | 組込み向け
eFPGAを差別化技術にチップを自社開発、製造はファウンドリ(ファブレス型)。初期の主力。収益＝製品売上。

eFPGA IP eFPGA IP事業 | SoC向け
顧客仕様のeFPGA IPをEDA・テストとセットで提供(EFINIX/MENTA型のIPベンダ)。収益＝ライセンス＋設計サービス。

Discrete FPGA 汎用FPGA事業 | Chiplet向け
不揮発・宇宙用など特徴あるFPGAチップを開発・販売(FPGA専門型)。ニッチ市場を狙う。収益＝製品売上。

知的財産権

- ・論理セル基本特許(日米欧中台)
特許第7657432号
- ・配線構造特許(日米欧中台)
- ・eFPGA応用特許(出願予定)

お問い合わせ先

熊本大学 研究開発戦略本部
イノベーション推進部門

TEL:096-342-3145
FAX:096-342-3239
E-Mail:liaison@jimu.kumamoto-u.ac.jp